PATENT ABSTRACTS OF JAPAN

(11)Publication number:

09-116163

(43)Date of publication of application: 02.05.1997

(51)Int.CI.

H01L 29/786

(21)Application number: 07-274283

H01L 51/00

(71)Applicant: SHARP CORP

(22)Date of filing:

23.10.1995

(72)Inventor: TANAKA ATSUSHI

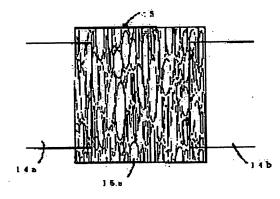
(54) FIELD EFFECT TRANSISTOR, AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To make the performance (response speed and carrier mobility, etc.) as an active element get to

practice level.

SOLUTION: In a field effect transistor where the active layer 15 consists of an organic semiconductor, that organic semiconductor consists of the structure where a plurality of fiber-shaped tissue systems grown in the direction along the board face are congregated, and besides the main chains of those a plurality of fiber-shaped tissue systems 15a are oriented each in the vertical direction to the straight line connecting a source electrode 14a with a drain electrode 14b.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-116163

(43)公開日 平成9年(1997)5月2日

(51) Int.Cl.8

識別記号

庁内整理番号

FΙ

技術表示箇所

H01L 29/786

51/00

H01L 29/78 29/28 618B

審査請求 未請求 請求項の数6 OL (全 8 頁)

(21)出願番号

特願平7-274283

(22)出願日

平成7年(1995)10月23日

(71)出顧人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 田中 淳

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

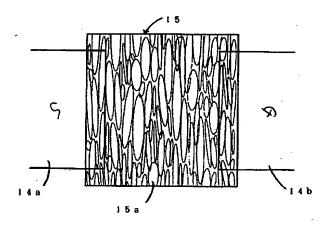
(74)代理人 弁理士 野河 信太郎

(54) 【発明の名称】 電界効果トランジスタ及びその製造方法

(57)【要約】

【課題】 能動素子としての性能(応答速度及びキャリ ア移動度等) を実用レベルに到達させることを課題とす

【解決手段】 活性層15が有機半導体からなる電界効 果トランジスタにおいて、該有機半導体が基板面に沿っ た方向に成長した複数の繊維状組織15aの集合した構 造からなり、かつ、該複数の繊維状組織15aの主鎖が 各々、ソース電極14a及びドレイン電極14bを結ぶ 直線に対して垂直方向に配向したことを特徴とする。



【特許請求の範囲】

【請求項1】 基板上に有機半導体からなる活性層と活性層の両側にソース電極及びドレイン電極とを有し、該有機半導体が、基板面に沿った方向に成長した複数の繊維状組織が集合した構造を有し、かつ、複数の繊維状組織の主鎖が、各々ソース電極及びドレイン電極を結ぶ直線に対して垂直方向に配向していることを特徴とする電界効果トランジスタ。

1

【請求項2】 有機半導体が、レーザー光を用いた気相 光重合法により配向状態で積層されてなる請求項1記載 の電界効果トランジスタ。

【請求項3】 基板上に、有機半導体原料を積層し、重合させ、配向処理することにより、基板面に沿った方向に成長した複数の繊維状組織が集合した構造を有し、かつ、複数の繊維状組織の主鎖が、各々ソース電極及びドレイン電極を結ぶ直線に対して垂直方向に配向した有機半導体からなる活性層を製造することを特徴とする電界効果トランジスタ

【請求項4】 活性層が、基板上に有機半導体原料を基板面に対して垂線方向以外の一方向からレーザー光で照 20 射して気相光重合させ、かつ配向状態で積層される請求項3記載の製造方法。

【請求項5】 レーザー光が、ソース電極及びドレイン 電極を結ぶ直線と平行に照射される請求項4記載の製造 方法。

【請求項6】 レーザー光が、所望する領域にのみ照射され、該領域にのみ配向状態で有機半導体を積層することからなる請求項4又は5記載の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、電界効果トランジスタ及びその製造方法に関する。更に詳しくは、本発明は、活性層の構成材料として有機半導体を用いた電界効果トランジスタ及びその製造方法に関する。本発明の電界効果トランジスタは、液晶表示装置の能動素子 (薄膜トランジスタ等) として特に有用である。

[0002]

【従来の技術】従来、電界効果トランジスタ(FET)の活性層には、SiやGaAs等の無機半導体が多く使用されてきた。しかしながら、これらの無機半導体のウ 40 エハの大きさには制限があるため、大面積を必要とする液晶表示装置の能動素子等に用いることが難しい。このため、比較的大面積が必要な場合にはアモルファスシリコン等の薄膜を用いたトランジスタが用いられている。このような液晶表示装置を作製する場合、基板としては通常、ガラス基板が用いられている。

【0003】しかし、ガラス基板は衝動等に弱いので、 衝撃に対する基板の割れや液晶表示装置の小型、軽量化 に対応するため、基板としてプラスチックもしくは高分 子フィルムを用いることが提案されている。これらの基 50 板上に能動素子を形成する場合には、基板の耐熱性が十分でないため、低温プロセスで形成可能な有機半導体からなる活性層を使用することが検討されている。

2

【0004】有機半導体は、一般に、電荷移動錯体と導電性高分子の二つに大別でき、能動素子としては、特に後者が近年盛んに研究されている。導電性高分子は一般に、π一共役二重結合からなる骨格を有するπ一共役高分子である。また、導電性高分子は、π一分子軌道の重なりによって生じる荷電子帯と伝導帯、及びそれらを隔でる禁制帯からなるバンド構造を有していると考えられている。

【0005】普通、導電性高分子は禁制帯の幅が1~4 e V程度であり、また、不純物添加(ドーピング)を行うことによって伝導度やフェルミ準位を制御することができるという点で、一般的な無機半導体とよく似た特徴を持ち合わせている。また、導電性高分子は、その主鎖長が十分長い場合には、主鎖に沿った一次元的なπ電子の広がりを持つため、主鎖方向とそれに垂直な方向とで電気的特性をはじめ、物性面で大きな異方性が見られる。

【0006】したがって、導電性高分子固有の物性を最大限に利用するためには、導電性高分子の主鎖を一方向に揃える、すなわち配向させることによって、異方性を有効に発揮させる必要がある。実際、配向を制御する膜質改善を行った結果、伝導度の向上した例は数多く知られている。ところで、有機半導体からなる活性層を得る手段としては、気相成膜法が一般的に知られている。特に有機半導体としてポリマーやオリゴマーを用いる場合には、重合と同時に成膜できる気相重合法がプロセス面で有利である。このような成膜法の例としては、高濃度チーグラー・ナッタ触媒を用いたポリアセチレンの成膜(J.Polym. Sci. Polym., Chem. ed., 12, p11, 1974)や、エキシマレーザー光を用いたチオフェン・オリゴマーの成膜(1995年春季第42回応用物理学会予稿集29P-ZT-6)等が知られている。

【0007】上記成膜法により得られた活性層は、一般に、複数のポリマー鎖もしくはオリゴマー鎖が寄り集まってできた、太さ数百Å~数μmの繊維状組織(フィブリル)が絡み合って構成されている。通常、活性層中では、フィブリルがランダムに交差しているため、主鎖の方向が揃わないだけでなく、フィブリル同志の接触面積が小さくなっている。

【0008】このため、フィブリル間でのキャリアのホッピング等による伝導が生じにくくなり、材料が固有に持つ物性を引き出すことができない。この結果として活性層の電気的特性は非常に低いものとなる。したがって、このような活性層を能動素子として利用するためには、フィブリルの制御を行ない、十分に特性を引き出すことが必要不可欠である。

【0009】しかしながら、導電性高分子のような有機

半導体の多くは不溶不融であるため、通常、活性層を任意の形状に成型し、かつ配向させることは大きな困難を伴う。このため、活性層として成型した試料を延伸させるか、あるいは、予め重合済みの高分子(ポリマー)もしくはオリゴマーを真空蒸着させる等の手法が研究されてきたが、いずれも重合、成膜、配向の過程を複数のプロセスに分けて行う必要があり、能動素子作製の観点からは不利であった。

【0010】以上の観点から、成膜と同時に配向を行ない、かつ有機半導体からなる活性層を用いたFETの作 10 製を行った研究が数多く報告されている。例えば、有機半導体としてポリアセチレンを用いたFET (J.Appl. Phys. 54,p3255, 1983)、ポリチオフェンを用いたFET (Appl. Phys.lett 49, p1210, 1986)等が挙げられる。また、別の例として、基板上に予め形成しておいた溝に触媒溶液を導入し、この触媒を用いてポリアセチレンを成膜すると同時にソース電極及びドレイン電極を結ぶ直線と平行方向に配向させたFETの製造方法(特開平6-29515号公報)や、フィブリルを制御していないが、ポリシラン薄膜をソース電極及びドレイン電 20極を結ぶ直線と平行方向に配向させたFETの製造方法(特開平5-275695号)等があげられる。

【0011】又、このような従来の報告例においては、 有機半導体は主鎖方向の伝導が支配的な擬一次的な伝導 挙動を示す、との考え方が根底にあり、活性層115に 含まれる繊維状組織115aの主鎖の配向方向は図7に 示すようにソース電極114a及びドレイン電極114 bを結ぶ直線と平行方向になっている。実際、良質のポリアセチレン薄膜を延伸して配向させることにより、延伸方向の導電率が大きく上昇することが知られている。 しかしながら、欠陥等の原因により比較的短い有効長しか有していないポリマーや、もともと有効長の短いオリゴマーにおいては、主鎖に垂直方向の伝導が支配的になり、分子が配向している場合、二次元的な伝導挙動を示す。この場合、電気伝導を担うキャリアは鎖間をホッピングによって移動するものと考えられる。

[0012]

【発明が解決しようとする課題】これら有機半導体を液晶表示装置の能動素子として用いる場合、能動素子としての性能が不足していることが大きな問題となっている。特に、電子デバイスの応答速度や、得られる〇N電流の大きさを決めるキャリア移動度の値が、実用化されている無機半導体の値(例えば、アモルファスシリコンの場合、〇.5 cm²/V sec程度)と比べて1~5桁も小さいので、実用レベルに達していない。従って、有機半導体を能動素子の活性層として実用化するためには、有機半導体からなる活性層の膜質そのものを改善し、実用化に耐え得るだけの性能を実現する必要がある。

[0013]

【課題を解決するための手段】本発明は、かかる課題を 解決するためになされたものであり、有機半導体からな る活性層の構造を制御することにより、優れた特性を有 する電界効果トランジスタを得ることを目的とするもの である。かくして本発明によれば、基板上に有機半導体 からなる活性層と活性層の両側にソース電極及びドレイ ン電極とを有し、該有機半導体が、基板面に沿った方向 に成長した複数の繊維状組織が集合した構造を有し、か つ、複数の繊維状組織の主鎖が、各々ゾース電極及びド レイン電極を結ぶ直線に対して垂線方向に配向している ことを特徴とする電界効果トランジスタが提供される。 【0014】 更に、本発明によれば、基板上に、有機半 導体原料を積層し、重合させ、配向処理することによ り、基板面に沿った方向に成長した複数の繊維状組織が 集合した構造を有し、かつ、複数の繊維状組織の主鎖 が、各々ソース電極及びドレイン電極を結ぶ直線に対し て垂直方向に配向した有機半導体からなる活性層を製造 することを特徴とする電界効果トランジスタの製造方法 が提供される。

[0015]

【発明の実施の形態】本発明の電界効果トランジスタ (FET)を作製するための基板としては、シリコン基 板等の公知の不透明基板を用いてもよいが、FETを透過型液晶表示装置の能動素子として用いる場合には、透光性の絶縁性基板が望ましい。この場合の基板としては、例えば、ガラス、石英、プラスチック等を用いることができる。また、これら基板の表面に、酸化シリコン、窒化シリコン等のアンダーコート膜を設けたものを用いてもよい。

【0016】基板上に積層される活性層を構成する有機 半導体としては、アセチレン、ピロール、チオフェン、 アニリン、ペンゼン等、及びごれらの誘導体等のモノマーの内の1種あるいは2種以上によるポリマー、もしてはオリゴマー等の導電性高分子が利用できる。また、成膜方法としては、溶液塗布法、電解重合法、気相重合法、気相光重合法、真空蒸着法等が利用できる。また、成膜された有機半導体は、公知のフォトリソグラフィエ程及びエッチング工程を使用して所望の形状に加工され、活性層となる。

【0017】成膜方法の内、重合、積層及び配向処理が同時に行えるという観点から、気相光重合法で活性層を積層することが、プロセス上好ましい。気相光重合法によれば、活性層の形成を所望する部分のみに光を照射して有機半導体原料を重合させ有機半導体とし、次いで有機半導体原料を溶解するが有機半導体を溶解しない溶媒で、洗浄することによりフォトリングラフィ工程及びエッチング工程を使用せずに、活性層を形成することができる。

【0018】気相光重合法に使用できるレーザーは、A r F エキシマレーザー (波長:193nm)、K r F エ キシマレーザー(波長:248nm)、又は同波長のエキシマランプを用いることができる。ここでレーザーは、基板面に対して垂線方向以外の一方向から照射することが好ましい。更に、基板面に対して30~60℃の角度で斜めから照射することがより好ましい。また、ソース電極及びドレイン電極を結ぶ直線と平行に照射することが好ましい。なお、基板は予め液体窒素等で冷却しておいてもよい。ここで、活性層の厚さは、使用する有機半導体により異なるが、10mm~数mm程度である。

【0019】本発明においては、この活性層はフィブリクルが集合した構造を有する薄膜であり、各フィブリルの主鎖は、以下に説明するソース電極及びドレイン電極を結ぶ直線に対し、垂直方向に配向している。従って、欠陥等の原因により、比較的短い有効長しか有していないポリマーや、もともと有効長の短いオリゴマーを用いる場合には、電気伝導を担うキャリアが主鎖方向ではなく、主鎖とは垂直方向に鎖間をホッピングすることによって移動するものと考えられる。そのため、フィブリルが、ソース電極及びドレイン電極を結ぶ直線に対して平行に配向している場合よりも、本発明の垂直に配向している場合の方が優れた特性を示すことになる。なお、個々のフィブリル太さは、数百Å~数μmである。

【0020】次に、ソース電極及びドレイン電極は、それぞれ活性層の両側に接触するようにして基板上に所定の間隔を保ちつつ形成される。ソース電極及びドレイン電極の原料としては例えば、アルミニウム、タンタル、ニッケル、チタン、クロム、ITO (Indium Tin Oxide)、銅、銀、金、白金、等の導電材の中から、活性層に用いる原料に応じて適当な原料を用いる。

【0021】活性層に上記導電性高分子を用いる場合、オーミック接触を得るためには、金、白金等がよく用いられる。これらの導電材は、蒸着法、スパッタ法等により膜厚50~500nm程度に成膜され、通常のフォトリソグラフィ工程及びエッチング工程を経て、所望の形状に加工される。金、白金等の導電材を用いた場合には、所望の形状に加工するためにリフトオフ等の加工手段を用いてもよい。

【0022】活性層の積層前に、基板上に、ゲート電極を形成してもよい。ゲート電極の原料としては、例えば、アルミニウム、タンタル、銅、銀、ニッケル、チタン、クロム、ITO等の導電材を用いることができる。これらの導電材は、蒸着法スパッタ法等により膜厚50~500nm程度に成膜され、通常のフォトリソグラフィエ程及びエッチング工程を経て、所望の形状に加工される。

【0023】更に、少なくともゲート電極を覆うように、ゲート絶縁膜を形成することが好ましい。ゲート絶縁膜の原料としては、酸化シリコン、窒化シリコン、酸化タンタル等の無機絶縁膜や、絶縁性樹脂等の有機絶縁 50

膜を用いることができ、また、これらを組み合わせて用いることもできる。これらの絶縁膜の原料は、スパッタ法、CVD法、蒸着法、陽極酸化法、溶液塗布法等の手段を用い、原料の比誘電率を考慮して膜厚50nm ~1 μ m程度に成膜し、必要に応じて通常のフォトリソグラフィ工程及びエッチング工程を経て、所望の形状に加工することができる。また、活性層上には、必要に応じて保護膜を形成してもよい。

【0024】本発明のFETの一例を図1に示す。以下では、図1のFETを製造方法と共に説明する。まず、表面にコーティング処理を施した基板11上に、ゲート電極の原料を、例えば蒸着法、スパッタ法等の手段により成膜し、フォトリソグラフィ工程及びエッチング工程を経て所望の形状にパターニングし、ゲート電極12を形成する。 次いで、ゲート電極12上に、ゲート絶縁膜の原料を、例えば、スパッタ法、CVD法、蒸着法、溶液塗布法、陽極酸化法等の手段を用いて成膜し、必要な場合には、フォトリソグラフィ工程及びエッチング工程により所望の形状にパターニングして、ゲート絶縁膜13を形成する。

【0025】ゲート絶縁膜13上には、ソース電極及びドレイン電極の原料を、例えば、スパッタ法、蒸着法等の手段を用いて成膜し、フォトリソグラフィ工程及びエッチング工程によりゲート電極12上のゲート絶縁膜13を露出させるようにパターニングして、ソース電極14a及びドレイン電極14bを形成する。なお、リフトオフ法を用いる場合には、成膜前にフォトレジストによるパターンを形成しておくことが好ましい。

【0026】ソース電極14a及びドレイン電極14bに接触するようにして、ソース電極及びドレイン電極間のゲート絶縁膜13上に有機半導体を気相重合法により成膜し、活性層15を作製する。本発明においては、この活性層15は、フィブリルが集合した構造を有する薄膜であり、各フィブリルの主鎖はソース電極及びドレイン電極を結ぶ直線に対し、垂直方向に配向している。例えば、レーザー光を基板面に対して垂線方向以外の一方向、かつソース電極及びドレイン電極を結ぶ直線と平行方向から照射しながら気相光重合する方法を用いることにより、積層と同時にフィブリルが配向した活性層を得ることができる。さらにフィブリルの配向性を高めるためにレーザー光に偏光板等を用いても良い。

【0027】活性層は積層後、所定の形状に加工する必要があるが、レーザー光が照射されない場合には成膜反応が進まないことを利用して、成膜時に所望の部分のみに有機半導体を形成し、加工工程を省略することも可能である。もちろん、全面に積層した後、通常のフォトリソグラフィ工程及びエッチング工程を用いて、あるいは、リフトオフ法を用いてパターニングを行ってもよ

【0028】また、活性層15上には、必要に応じて保

護膜16を形成してもよい。本発明の電界効果トランジスタにおいては、図2(a)に示すように基板面に沿った方向に成長したフィブリル15aの集合した構造からなる活性層15が、該フィブリルが各々、ソース電極14a及びドレイン電極14bを結ぶ直線に対して垂直方向に配向した構造を有している。このため、フィブリル間の接触面積が大きくなり、フィブリル間をホッピングすることにより電気伝導を担っているキャリアが移動し

るため、トランジスタ特性は著しく向上する。 【0029】また、本発明によれば、気相光重合法で活性層を積層することで、有機半導体として用いるモノマーもしくはオリゴマーの重合、積層及び配向処理が一度に行え、煩雑な製造工程が一部省略される。更に、気相光重合法を用い、活性層の形成を所望する部分にのみレ

やすくなる。この移動方向とトランジスタのソース電極

14a及びドレイン電極14bを結ぶ方向が一致してい 10

ーザーを照射することにより、活性層の加工も同時に行われ、製造工程がより一層簡略化される。 【0030】本発明のFETは、液晶表示装置の能動素

子(薄膜トランジスタ(TFT))等に特に有用に使用 20

[0031]

することができる。

【実施例】本発明の電界効果トランジスタであるTFTの製造方法を図5(a)~(d)を参照して説明する。まず、ソーダガラス(コーニング#7059等)の表面に酸化シリコンによるアンダーコート膜(図示せず)を設けた基板11上に、ゲート電極原料であるアルミニウムを通常のスパッタ法により100nm程度の膜厚で成膜した。次いで、フォトリソグラフィエ程及びエッチング工程により所望の形状にパターニングして、ゲート電 30極12を形成した(図5(a)参照)。

【0032】次いで、ゲート電極12上にゲート絶縁膜 原料である酸化シリコンをスパッタ法を用いて100n m程度の膜厚で成膜した。更に、フォトリソグラフィエ 程及びエッチング工程により所望の形状にパターニング して、ゲート絶縁膜13を形成した(図5(b)参 照)。ゲート絶縁膜13上に、ソース電極及びドレイン 電極原料として金を蒸着法により100mm程度の膜厚 で成膜した。本実施例ではソース電極及びドレイン電極 の加工法としてリフトオフ法を用いた。すなわち、金の 40 蒸着法に、予めフォトリソグラフィ工程によりソース館 極及びドレイン電極を形成する領域以外をフォトレジス トで覆うパターンを形成しておいた。金の成膜後に、フ オトレジストの除去と共にフォトレジスト上の金を除去 (リフトオフ) することにより、金を所望の形状にパタ ーニングし、ソース電極14a及びドレイン電極14b を形成した(図5(c)参照)。

【0033】続いて、ゲート絶縁膜13上に気相光重合 法により有機半導体を形成した。形成は下記条件で行っ た。 モノマー; 2, 5-ジクロロチオフェン (東京化成製)

圧力; 1×10-6 Torr

温度;90~100℃

使用光源; Ar Fエキシマレーザー (波長193 nm)

照射パルス; 20m J/パルス

照射時間;5分間 周波数;25Hz

なお、レーザー光31 a は、図3に示すように、基板面に対して垂線以外の30~60°(図3中、 θ に相当する)、かつソース電極及びドレイン電極を結ぶ直線と平行な方向から照射した。

【0034】得られた有機半導体32aは、チオフェンオリゴマー分子が直径0.2~0.5 μ m程度で集合した複数のフィブリルから構成され、図2(a)に示すように、各フィブリル15aの主鎖は、ソース電極14a及びドレイン電極14bを結ぶ直線と垂直な方向に配向していた。なお、有機半導体の厚さは1 μ mであった。

図3のように、エキシマレーザーを基板全面に照射して成膜したチオフェンオリゴマーからなる有機半導体の場合、通常のフォトリソグラフィ工程及び酸素プラズマ等の加工手段を用いて、ソース電極14a及びドレイン電極14bに接触するように、活性層15を形成した(図5(d)参照)。

【0035】活性層15上には、ポリメタクリル酸メチルをバーコーターを用いて溶液塗布法により成膜し、保護膜16を形成した(図5(e)参照)。図6及び表1に、上記実施例により作製されたTFT(A)と従来の技術により作製したTFT(B)の特性の一例を示す。なお、図6は、ドレイン電流とゲート電圧との関係を示している。

【0036】なお、従来の技術により作製したTFT(B)は、有機半導体を成膜する際、レーザー光をソース電極及びドレイン電極を結ぶ直線と垂直方向から照射し、フィブリルをソース電極とドレイン電極を結ぶ直線と平行な方向に配向させたことを除いては本実施例のTFT(A)と同様に製造した。

[0037]

【表 1 】

	本発明のTFT (A)	従来のTFT (B)
V _{1b} (V) μ (cm ² /VS) Ιοη/ Ιοςς	-5.9 0.345 >10 ⁵	-8.6 0.030 >10 ²

【0038】図6及び表1から、本実施例により作製したTFTの特性は、しきい値電圧(Vth (V))、移動

度(μ (c m²/V s))、ソース電極及びドレイン電極間電流のオン・オフ比(I on / I off)とも従来のTFTと比較して、十分に改善されており、アモルファスシリコンを用いたTFTと同程度の特性が得られている。この結果、本実施例のTFTを用いれば、従来の有機半導体を用いたトランジスタでは不可能であった、液晶パネルの能動素子としての利用が可能となる。

【0039】実施例2

図4のように、基板に対して、レーザー光を照射する角度を考慮してフォトマスク(図示せず)を設計し、このフォトマスクを用いて、活性層として必要な部分のみにレーザー光31bを照射して成膜を行うこと以外は、実施例1と同様にしてTFTを製造した。本実施例2の方法によれば、予め所望する形状にパターカ化された活性層32bを得ることができた。

[0040]

【発明の効果】以上のように、本発明によるTFTは、活性層を構成する複数のフィブリルがソース電極及びドレイン電極を結ぶ直線と垂直方向に配向している。このように、FETの構造を制御し、膜質を向上させた有機 20 半導体からなる活性層を用いた結果、トランジスタ特性が実用に耐え得るレベルにまで向上したFETを提供することができる。

【0041】また、本発明の気相光重合法によれば、重合、成膜、配向処理を同時に行なうことができ、FETの製造工程の削減及び製造コストの低減を実現できる。 更に、レーザー光を、所望する部分にのみ照射し、所望の領域にのみ配向状態で有機半導体を積層することにより、半導体層の加工も同時に行うことができるため、F ET素子の製造工程をより削減し、製造コストをより低減することができる。

【図面の簡単な説明】

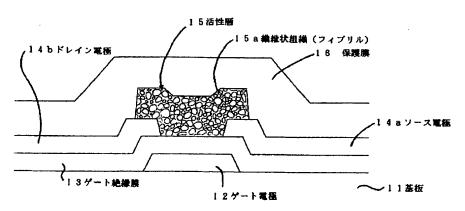
- 【図1】本発明のFETの要部の概略断面図である。
- 【図2】図1のFETの活性層の上部の配向状態を示す 概略図である。
- 【図3】実施例1の活性層の成膜工程を説明するための 概略断面図である。
- 【図4】実施例2の活性層の成膜工程を説明するための^{*} 概略断面図である。
- 【図5】本発明のFETの製造工程を説明するための要部の概略断面図である。
- 【図6】本発明(A)及び従来の技術(B)による有機 半導体を用いたFETのゲート電圧(V_6)ードレイン 電流(I_D)特性を示す図である。

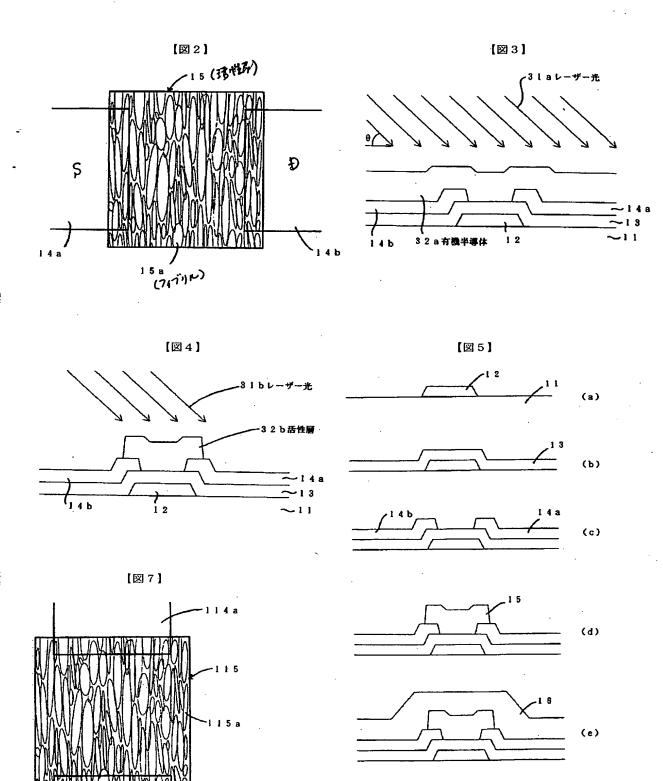
【図7】従来の技術による有機物半導体を用いたFETの活性層の上部の配向状態を示す概略図である。

【符号の説明】

- 11 基板
- 20 12 ゲート電極
 - 13 ゲート絶縁膜
 - 14a、114a ソース電極
 - 14b、114b ドレイン電極
 - 15、115 活性層
 - 15a、115a 繊維状組織 (フィブリル)
 - 16 保護膜
 - 31a、31b レーザー光
 - 32a 有機半導体
 - 32b 活性層

【図1】





114b

